

	部品番号	品名	形式・仕様	製造元	数量	備考
1	C1 ,C2 ,C3 ,C4 ,C5 C6 ,C25	コンデンサ	SMG16VB220M (アルミ電解)	日本ケミコン	7	220uF/16V
2	C24	コンデンサ	KMF50VB100M (アルミ電解)	日本ケミコン	1	100uF/50V 低Z品
3	C7 ,C8 ,C9	コンデンサ	553 M 6302 104K(フィルム)	松尾	3	0.1uF/63V
4	C10 ,C11 ,C12 ,C13 ,C14 C15 ,C16 ,C17 ,C18 ,C19 C20 ,C21 ,C22	コンデンサ	RPE132F104Z50 (積層セラミック)	村田	13	0.1uF/50V F特性
5	C23	コンデンサ	RPE131CH331J50 (積層セラミック)	村田	1	330pF/50V CH特性
6	CR1	ダイオード	EK14 (SBD)	サンヨー電気	1	40V/1.5A
7	J1	コネクタ	HIF3FC-50PA-2.54DSA	ヒロセ電機	0	50pin
8	J2	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
9	J3	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
10	J4	コネクタ	HIF3FC-10PA-2.54DSA	ヒロセ電機	1	10pin
11	L1	インダクタ	LF7.5N 100K	KOA	1	10uH
12	L2	インダクタ	LHL08 471K (表示 471)	太陽誘電	1	470uH 0.38A
13	R37	固定抵抗	RK73M2A 1 J (表示 1R0)	KOA	1	
14	R39	固定抵抗			0	未実装
15	R30	固定抵抗	RK73K2A 39 J (表示 390)	KOA	1	
16	R31 ,R32 ,R33 ,R34 ,R35	固定抵抗	RK73K2A 39 J (表示 390)	KOA	5	
17	R1 ,R2 ,R3	固定抵抗	RK73K2A 75 J (表示 750)	KOA	3	
18	R4 ,R5 ,R6 ,R7 ,R8 R9 ,R10 ,R11 ,R12 ,R13 R14 ,R15 ,R16 ,R17 ,R18 R19 ,R20 ,R21 ,R22 ,R23 R24 ,R25 ,R26 ,R27	固定抵抗	RK73K2A 1k J (表示 102)	KOA	24	
19	R28	固定抵抗	RK73K2A 1k J (表示 102)	KOA	1	
20	R36	固定抵抗	RK73H2A 1k F (表示 1001)	KOA	1	±1%品 青色
21	R29	固定抵抗	RK73K2A 10k J (表示 103)	KOA	1	
22	R38	固定抵抗	RK73H2A 24k F (表示 2402)	KOA	1	±1%品 青色
23	RB2	集合抵抗	RKC1/8B4 1k J	KOA	1	4素子
24	RB1	集合抵抗	RKC1/8B4 10k J	KOA	1	4素子
25	RV1 ,RV3 ,RV5	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
26	RV2 ,RV4 ,RV6	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
27	RV7	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
28	RV8	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
29	U1	CPLD	EPM7128STC100-15	ALTERA	1	
30	U2	SRAM	IS61C1024-15J	ISSI	1	
31	U3	NTSC ENC.	AD724JR	AD	1	
32	U4	X'TAL OSC	TCO-711S4 28.63636MHz	TOYOCOM	1	
33	U5	CMOS INV	TC7S04F	東芝	1	
34	U6	SW REG.	TL497ACD	TI	1	
35		プリント基板	PCB001	Ikagawa Lab.	1	

(*)他社同等品あるいは多少値が異なる部品が使用されている場合があります。
 (*)J1,J2,J3のコネクタは付属しません。市販の2.54mmピッチのピンヘッダまたはソケットをご使用下さい。

	部品番号	品名	形式・仕様	製造元	数量	備考
1	C1 ,C2 ,C3 ,C4 ,C5 C6 , (C25)	コンデンサ	SMG16VB220M (アルミ電解)	日本ケミコン	3	220uF/16V
2	(C24)	コンデンサ	KMF50VB100M (アルミ電解)	日本ケミコン	1	100uF/50V 低Z品
3	C7 ,C8 ,C9	コンデンサ	553 M 6302 104K(フィルム)	松尾	0	0.1uF/63V
4	C10 ,C14 ,C12 ,C13 ,C14 C15 ,C16 ,C17 ,C18 ,C19 (C20),C21 ,(C22)	コンデンサ	RPE132F104Z50 (積層セラミック)	村田	11	0.1uF/50V F特性
5	(C23)	コンデンサ	RPE131CH331J50 (積層セラミック)	村田	1	330pF/50V CH特性
6	CR1	ダイオード	EK14 (SBD)	サンヨー電気	1	40V/1.5A
7	J1	コネクタ	HIF3FC-50PA-2.54DSA	ヒロセ電機	0	50pin
8	J2	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
9	J3	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
10	J4	コネクタ	HIF3FC-10PA-2.54DSA	ヒロセ電機	1	10pin
11	L1	インダクタ	LF7.5N 100K	KOA	0	10uH
12	(L2)	インダクタ	LHL08 471K (表示 471)	太陽誘電	1	470uH 0.38A
13	(R37)	固定抵抗	RK73M2A 1 J (表示 1R0)	KOA	1	
14	R39	固定抵抗			0	未実装
15	R30	固定抵抗	RK73K2A 39 J (表示 390)	KOA	1	
16	R31 ,R32 ,R33 ,R34 ,R35	固定抵抗	RK73K2A 39 J (表示 390)	KOA	5	
17	R1 ,R2 ,R3	固定抵抗	RK73K2A 75 J (表示 750)	KOA	0	
18	R4 ,R5 ,R6 ,R7 ,R8 R9 ,R10 ,R11 ,R12 ,R13 R14 ,R15 ,R16 ,R17 ,R18 R19 ,R20 ,R21 ,R22 ,R23 R24 ,R25 ,R26 ,R27	固定抵抗	RK73K2A 1k J (表示 102)	KOA	0	
19	R28	固定抵抗	RK73K2A 1k J (表示 102)	KOA	1	
20	(R36)	固定抵抗	RK73H2A 1k F (表示 1001)	KOA	1	±1%品 青色
21	R29	固定抵抗	RK73K2A 10k J (表示 103)	KOA	1	
22	(R38)	固定抵抗	RK73H2A 24k F (表示 2402)	KOA	1	±1%品 青色
23	RB2	集合抵抗	RKC1/8B4 1k J	KOA	1	4素子
24	RB1	集合抵抗	RKC1/8B4 10k J	KOA	1	4素子
25	RV4 ,RV3 ,RV5	半固定抵抗	CT-6P 1k (表示 102)	COPAL	0	
26	RV2 ,RV4 ,RV6	半固定抵抗	CT-6P 1k (表示 102)	COPAL	0	
27	RV7	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
28	RV8	半固定抵抗	CT-6P 10k (表示 103)	COPAL	0	
29	U1	CPLD	EPM7128STC100-15	ALTERA	1	
30	U2	SRAM	IS61C1024-15J	ISSI	1	
31	U3	NTSC ENC.	AD724JR	AD	0	
32	U4	X'TAL OSC	TCO-711S4 28.63636MHz	TOYOCOM	1	
33	U5	CMOS INV	TC7S04F	東芝	0	
34	(U6)	SW REG.	TL497ACD	TI	1	
35		プリント基板	PCB001	Ikagawa Lab.	1	

・他社同等品あるいは多少値が異なる部品が使用されている場合があります。

・J1,J2,J3のコネクタは付属しません。市販の2.54mmピッチのピンヘッダまたはソケットをご使用下さい。

・+30V出力が不要な場合、部品番号が括弧で囲まれた部品は実装不要です。

・RV7は液晶のコントラスト調整などに利用できるもので基板上では使用していないため実装は任意です。

	部品番号	品名	形式・仕様	製造元	数量	備考
1	C1 ,C2 ,C3 ,C4 ,C5 C6 , (C25)	コンデンサ	SMG16VB220M (アルミ電解)	日本ケミコン	3	220uF/16V
2	(C24)	コンデンサ	KMF50VB100M (アルミ電解)	日本ケミコン	1	100uF/50V 低Z品
3	C7 ,C8 ,C9	コンデンサ	553 M 6302 104K(フィルム)	松尾	0	0.1uF/63V
4	C10 ,C11 ,C12 ,C13 ,C14 C15 ,C16 ,C17 ,C18 ,C19 (C20),C21 ,(C22)	コンデンサ	RPE132F104Z50 (積層セラミック)	村田	11	0.1uF/50V F特性
5	(C23)	コンデンサ	RPE131CH331J50 (積層セラミック)	村田	1	330pF/50V CH特性
6	CR1	ダイオード	EK14 (SBD)	サンヨー電気	1	40V/1.5A
7	J1	コネクタ	HIF3FC-50PA-2.54DSA	ヒロセ電機	0	50pin
8	J2	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
9	J3	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
10	J4	コネクタ	HIF3FC-10PA-2.54DSA	ヒロセ電機	1	10pin
11	L1	インダクタ	LF7.5N 100K	KOA	0	10uH
12	(L2)	インダクタ	LHL08 471K (表示 471)	太陽誘電	1	470uH 0.38A
13	(R37)	固定抵抗	RK73M2A 1 J (表示 1R0)	KOA	1	
14	R39	固定抵抗			0	未実装
15	R30	固定抵抗	RK73K2A 39 J (表示 390)	KOA	1	
16	R31 ,R32 ,R33 ,R34 ,R35	固定抵抗	RK73K2A 39 J (表示 390)	KOA	5	
17	R1 ,R2 ,R3	固定抵抗	RK73K2A 75 J (表示 750)	KOA	0	
18	R4 ,R5 ,R6 ,R7 ,R8 R9 ,R10 ,R11 ,R12 ,R13 R14 ,R15 ,R16 ,R17 ,R18 R19 ,R20 ,R21 ,R22 ,R23 R24 ,R25 ,R26 ,R27	固定抵抗	RK73K2A 1k J (表示 102)	KOA	24	
19	R28	固定抵抗	RK73K2A 1k J (表示 102)	KOA	1	
20	(R36)	固定抵抗	RK73H2A 1k F (表示 1001)	KOA	1	±1%品 青色
21	R29	固定抵抗	RK73K2A 10k J (表示 103)	KOA	1	
22	(R38)	固定抵抗	RK73H2A 24k F (表示 2402)	KOA	1	±1%品 青色
23	RB2	集合抵抗	RKC1/8B4 1k J	KOA	1	4素子
24	RB1	集合抵抗	RKC1/8B4 10k J	KOA	1	4素子
25	RV1 ,RV3 ,RV5	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
26	RV2 ,RV4 ,RV6	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
27	RV7	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
28	RV8	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
29	U1	CPLD	EPM7128STC100-15	ALTERA	1	
30	U2	SRAM	IS61C1024-15J	ISSI	1	
31	U3	NTSC ENC.	AD724JR	AD	0	
32	U4	X'TAL OSC	TCO-711S4 28.63636MHz	TOYOCOM	1	
33	U5	CMOS INV	TC7S04F	東芝	1	
34	(U6)	SW REG.	TL497ACD	TI	1	
35		プリント基板	PCB001	Ikgawa Lab.	1	

・他社同等品あるいは多少値が異なる部品が使用されている場合があります。

・J1,J2,J3のコネクタは付属しません。市販の2.54mmピッチのピンヘッダまたはソケットをご使用下さい。

・+30V出力が不要な場合、部品番号が括弧で囲まれた部品は実装不要です。

・RV7, RV8は液晶のコントラスト調整などに利用できるもので基板上では使用していないため実装は任意です。

	部品番号	品名	形式・仕様	製造元	数量	備考
1	C1 ,C2 ,C3 ,C4 ,C5 C6 ,(C25)	コンデンサ	SMG16VB220M (アルミ電解)	日本ケミコン	7	220uF/16V
2	(C24)	コンデンサ	KMF50VB100M (アルミ電解)	日本ケミコン	1	100uF/50V 低Z品
3	C7 ,C8 ,C9	コンデンサ	553 M 6302 104K(フィルム)	松尾	3	0.1uF/63V
4	C10 ,C11 ,C12 ,C13 ,C14 C15 ,C16 ,C17 ,C18 ,C19 (C20),C21 ,(C22)	コンデンサ	RPE132F104Z50 (積層セラミック)	村田	13	0.1uF/50V F特性
5	(C23)	コンデンサ	RPE131CH331J50 (積層セラミック)	村田	1	330pF/50V CH特性
6	CR1	ダイオード	EK14 (SBD)	サンヨー電気	1	40V/1.5A
7	J1	コネクタ	HIF3FC-50PA-2.54DSA	ヒロセ電機	0	50pin
8	J2	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
9	J3	コネクタ	HIF3FC-20PA-2.54DSA	ヒロセ電機	0	20pin
10	J4	コネクタ	HIF3FC-10PA-2.54DSA	ヒロセ電機	1	10pin
11	L1	インダクタ	LF7.5N 100K	KOA	1	10uH
12	(L2)	インダクタ	LHL08 471K (表示 471)	太陽誘電	1	470uH 0.38A
13	(R37)	固定抵抗	RK73M2A 1 J (表示 1R0)	KOA	1	
14	R39	固定抵抗			0	未実装
15	R30	固定抵抗	RK73K2A 39 J (表示 390)	KOA	1	
16	R31 ,R32 ,R33 ,R34 ,R35	固定抵抗	RK73K2A 39 J (表示 390)	KOA	5	
17	R1 ,R2 ,R3	固定抵抗	RK73K2A 75 J (表示 750)	KOA	3	
18	R4 ,R5 ,R6 ,R7 ,R8 R9 ,R10 ,R11 ,R12 ,R13 R14 ,R15 ,R16 ,R17 ,R18 R19 ,R20 ,R21 ,R22 ,R23 R24 ,R25 ,R26 ,R27	固定抵抗	RK73K2A 1k J (表示 102)	KOA	24	
19	R28	固定抵抗	RK73K2A 1k J (表示 102)	KOA	1	
20	(R36)	固定抵抗	RK73H2A 1k F (表示 1001)	KOA	1	±1%品 青色
21	R29	固定抵抗	RK73K2A 10k J (表示 103)	KOA	1	
22	(R38)	固定抵抗	RK73H2A 24k F (表示 2402)	KOA	1	±1%品 青色
23	RB2	集合抵抗	RKC1/8B4 1k J	KOA	1	4素子
24	RB1	集合抵抗	RKC1/8B4 10k J	KOA	1	4素子
25	RV1 ,RV3 ,RV5	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
26	RV2 ,RV4 ,RV6	半固定抵抗	CT-6P 1k (表示 102)	COPAL	3	
27	RV7	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
28	RV8	半固定抵抗	CT-6P 10k (表示 103)	COPAL	1	
29	U1	CPLD	EPM7128STC100-15	ALTERA	1	
30	U2	SRAM	IS61C1024-15J	ISSI	1	
31	U3	NTSC ENC.	AD724JR	AD	1	
32	U4	X'TAL OSC	TCO-711S4 28.63636MHz	TOYOCOM	1	
33	U5	CMOS INV	TC7S04F	東芝	1	
34	(U6)	SW REG.	TL497ACD	TI	1	
35		プリント基板	PCB001	Ikagawa Lab.	1	

・他社同等品あるいは多少値が異なる部品が使用されている場合があります。

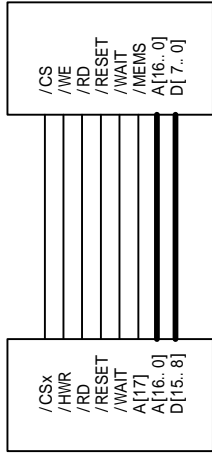
・J1,J2,J3のコネクタは付属しません。市販の2.54mmピッチのピンヘッダまたはソケットをご使用下さい。

・+30V出力が不要な場合、部品番号が括弧で囲まれた部品は実装不要です。

・RV7, RV8は液晶のコントラスト調整などに利用できるもので基板上では使用していないため実装は任意です。

接続例1

H8/3048.3052
H8/3067.3068.3069 等



- ・拡張16MBモード
- ・8bitバス
- ・3ステートアクセス
- ・ウェイト入力許可

バスコントローラ等に適切な設定が必要です。

AC特性

記号	項目	min.	typ.	max.	unit
(1)	/RDまたは/WEの立ち下りに対するA[16..0]/MEMS./CSのセットアップ時間 ⁰	0			ns
(2)	/CSの立ち上がりから/WAIT=Lまでの遅延時間			20	ns
(3)	/CS=L./RD=LからDATA=Lまでの遅延時間			20	ns
(4)	/CS=L./WE=LからWRITE DATA有効までの遅延時間			20	ns
(5)	/WAITの立ち上がりに対するREAD DATAのセットアップ時間	10			ns
(6)	/WAITの立ち上がりに対するWRITE DATAのホールド時間	0			ns
(7)	/RDまたは/WEの立ち上がりに対するA[16..0]/MEMS./CSのホールド時間 ⁰	0			ns
(8)	/CS=Hまたは/RD=HからのREAD DATAのホールド時間			10	ns

絶対最大定格

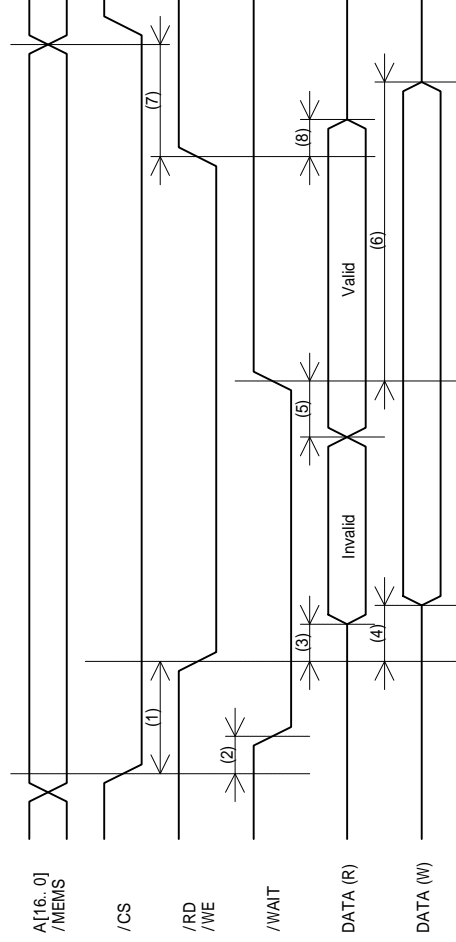
項目	min.	typ.	max.	unit
VCC	0		6.0	V
VI	-2.0		7.0	V

推奨動作条件

項目	min.	typ.	max.	unit
VCC	4.75		5.25	V
VI	-0.5		VCC+0.5	V

DC特性

項目	min.	typ.	max.	unit
V _{IH}	2.0			V
V _{IL}			0.8	V
V _{OH}	2.4			V
V _{OL}			0.5	V



機能表

信号名	/CS	/MEMS	/RD	/WE	A[16.. 2]	A[1.. 0]	
入力	L	L	L	L	X	X	VRAM選択、機能なし
	L	L	L	H	VRAM address	VRAM address	VRAMリード
	L	L	H	L	VRAM address	VRAM address	VRAMライト
	L	L	H	H	X	X	VRAM選択、機能なし
	L	H	L	L	X	X	レジスタ選択、機能なし
	L	H	L	H	X	Register address	レジスタリード
	L	H	H	L	X	Register address	レジスタライト
	L	H	H	H	X	X	レジスタ選択、機能なし
	H	X	X	X	X	X	非選択

X=HまたはL

/RD=Lかつ/WE=Lでのライトは不可。

/CS=Lかつ/RD=L固定で、アドレスのみ変化させての連続読み出しは不可。

レジスタのアドレスマップ

Address	Register Name	R/W	7	6	5	4	3	2	1	0
0	CONTROL/STATUS	R/W	VSYNC	HSYNC	0	0	0	0	0	DISPE
1	VSTART	R/W	VSTART[7.. 0]							
2	HSTART	R/W	HSTART[7.. 0]							

各レジスタの機能

アドレス	0									
レジスタ名	CONTROL/STATUS									
ビット	7	6	5	4	3	2	1	0		
ビット名	VSYNC	HSYNC	0	0	0	0	0	DISPE		
Read/Write	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R/W		
初期値	不定	不定	0	0	0	0	0	0		

ビット名		値	機能
VSYNC	Vertical SYNC	0	垂直同期信号がアクティブでないことを示す。
		1	垂直同期信号がアクティブであることを示す。
HSYNC	Horizontal SYNC	0	水平同期信号がアクティブでないことを示す。
		1	水平同期信号がアクティブであることを示す。
"0"	Fixed "0"	0	機能なし。"0"固定。(初期値)
		1	
DISPE	Display Enable	0	表示動作を禁止する。(初期値)
		1	表示動作を許可する。

アドレス	1								
レジスタ名	VSTART								
ビット	7	6	5	4	3	2	1	0	
ビット名	VSTART7	VSTART6	VSTART5	VSTART4	VSTART3	VSTRAT2	VSTART1	VSTART0	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
初期値	0	0	0	0	0	0	0	0	

ビット名		値	機能
VSTART[7.. 0]	Vertical scan START address	0..255	Plane 0の垂直方向の表示開始アドレスを指定。この値は画面上端としたいY座標を指定する。

アドレス	2								
レジスタ名	HSTART								
ビット	7	6	5	4	3	2	1	0	
ビット名	HSTART7	HSTART6	HSTART5	HSTART4	HSTART3	HSTRAT2	HSTART1	HSTART0	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
初期値	0	0	0	0	0	0	0	0	

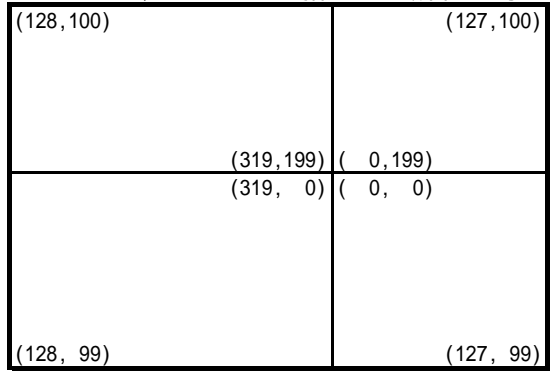
ビット名		値	機能
HSTART[7.. 0]	Horizontal scan START address	0..255	Plane 0の水平方向の表示開始アドレスを指定。この値は画面左端としたいX座標/2を指定する。

ハードウェアスクロールの表示例 (320x200の場合)

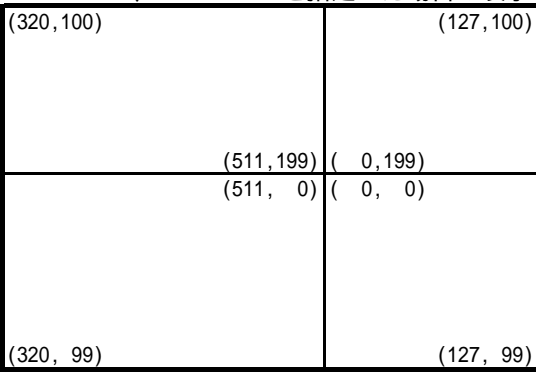
VSTART=0、HSTART=0を指定した場合の表示



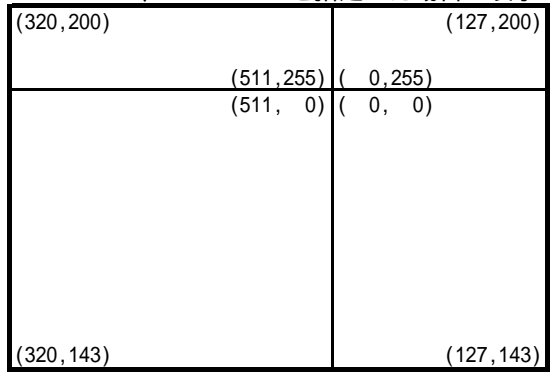
VSTART=100、HSTART=64を指定した場合の表示



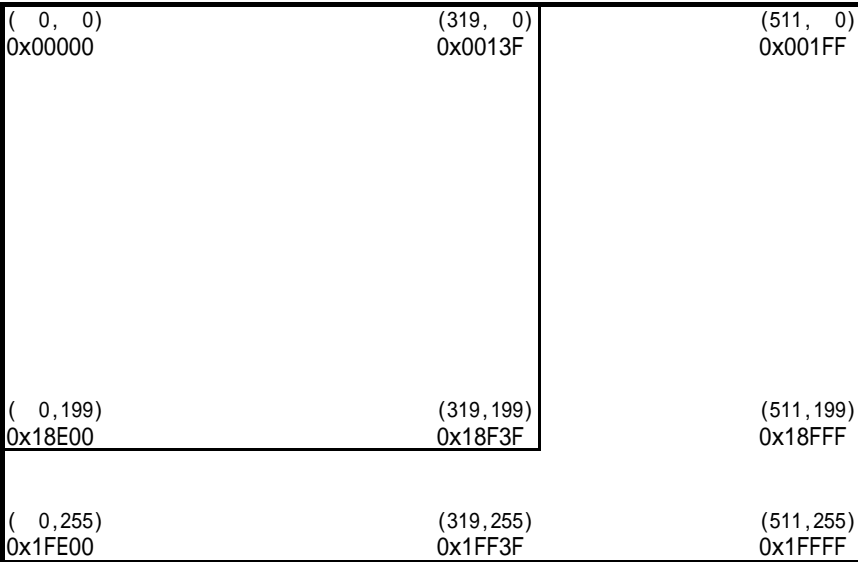
VSTART=100、HSTART=160を指定した場合の表示



VSTART=200、HSTART=160を指定した場合の表示



VRAMのデータ構造



Address(x, y) = x + y * 512 + Base_Address (ただしBase_Addressは0x20000の倍数)

1画素(1バイト)のデータ構造

ビット	7	6	5	4	3	2	1	0
割り当て	R2	R1	R0	G2	G1	G0	B2	B1

端子出力と画素データの対応

端子出力	R			G			B		
	R2	R1	R0	G2	G1	G0	B2	B1	B0
割り当て	R2	R1	R0	G2	G1	G0	B2	B1	B2

機能表

信号名	/CS	/MEMS	/RD	/WE	A[16.. 2]	A[1.. 0]	
入力	L	L	L	L	X	X	VRAM選択、機能なし
	L	L	L	H	VRAM address	VRAM address	VRAMリード
	L	L	H	L	VRAM address	VRAM address	VRAMライト
	L	L	H	H	X	X	VRAM選択、機能なし
	L	H	L	L	X	X	レジスタ選択、機能なし
	L	H	L	H	X	Register address	レジスタリード
	L	H	H	L	X	Register address	レジスタライト
	L	H	H	H	X	X	レジスタ選択、機能なし
	H	X	X	X	X	X	非選択

X=HまたはL

/RD=Lかつ/WE=Lでのライトは不可。

/CS=Lかつ/RD=L固定で、アドレスのみ変化させての連続読み出しは不可。

レジスタのアドレスマップ

Address	Register Name	R/W	7	6	5	4	3	2	1	0
0	CONTROL/STATUS	R/W	VSYNC	HSYNC	0	0	0	0	0	DISPE
1	VSTART	R/W	VSTART[7.. 0]							
2	HSTART	R/W	HSTART[7.. 0]							

各レジスタの機能

アドレス	0									
レジスタ名	CONTROL/STATUS									
ビット	7	6	5	4	3	2	1	0		
ビット名	VSYNC	HSYNC	0	0	0	0	0	DISPE		
Read/Write	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R ONLY	R/W		
初期値	不定	不定	0	0	0	0	0	0		

ビット名		値	機能
VSYNC	Vertical SYNC	0	垂直同期信号がアクティブでないことを示す。
		1	垂直同期信号がアクティブであることを示す。
HSYNC	Horizontal SYNC	0	水平同期信号がアクティブでないことを示す。
		1	水平同期信号がアクティブであることを示す。
"0"	Fixed "0"	0	機能なし。"0"固定。(初期値)
		1	
DISPE	Display Enable	0	表示動作を禁止する。(初期値)
		1	表示動作を許可する。

アドレス	1									
レジスタ名	VSTART									
ビット	7	6	5	4	3	2	1	0		
ビット名	VSTART7	VSTART6	VSTART5	VSTART4	VSTART3	VSTRAT2	VSTART1	VSTART0		
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R ONLY	R ONLY		
初期値	0	0	0	0	0	0	0	0		

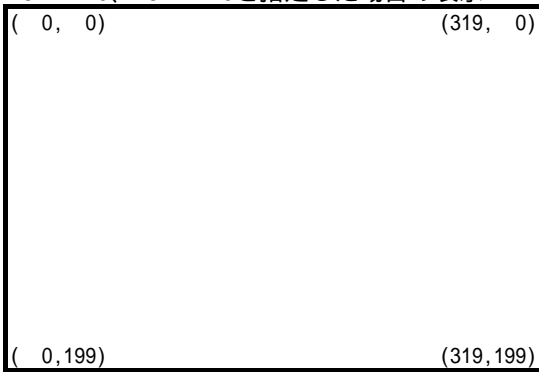
ビット名		値	機能
VSTART[7.. 0]	Vertical scan START address	0..255	Plane 0の垂直方向の表示開始アドレスを指定。この値は画面上端としたいY座標を指定する。下位2ビットが"0"固定なので4の倍数のみ設定可

アドレス	2									
レジスタ名	HSTART									
ビット	7	6	5	4	3	2	1	0		
ビット名	HSTART7	HSTART6	HSTART5	HSTART4	HSTART3	HSTRAT2	HSTART1	HSTART0		
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R ONLY		
初期値	0	0	0	0	0	0	0	0		

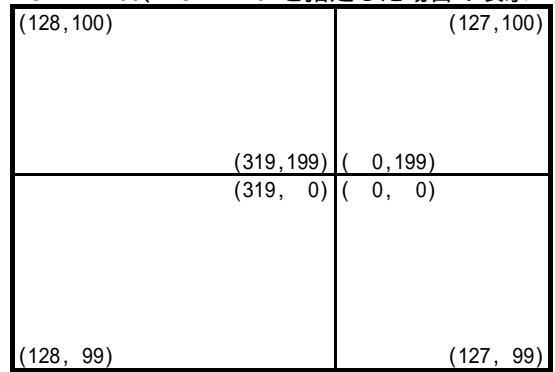
ビット名		値	機能
HSTART[7.. 0]	Horizontal scan START address	0..255	Plane 0の水平方向の表示開始アドレスを指定。この値は画面左端としたいX座標/2を指定する。下位1ビットが"0"固定なので2の倍数のみ設定可

ハードウェアスクロールの表示例 (320x200の場合) (Foregroundのみ可。BackgroundはVSTART=0、HSTART=0で固定)

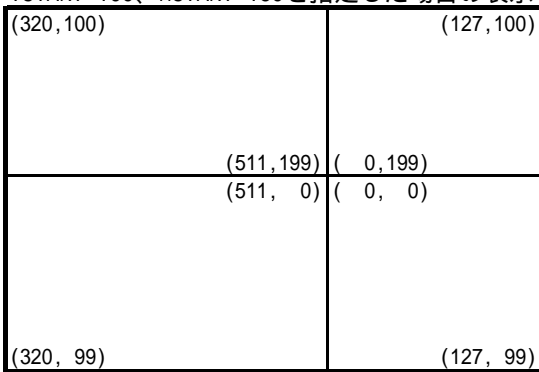
VSTART=0、HSTART=0を指定した場合の表示



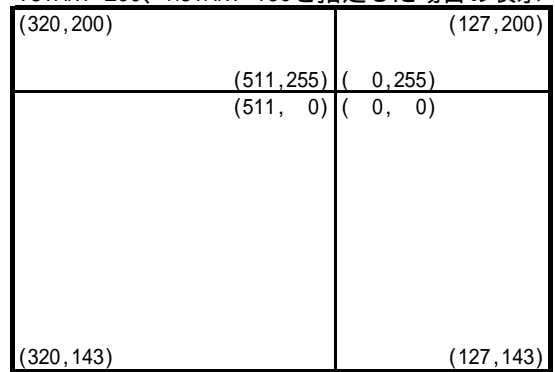
VSTART=100、HSTART=64を指定した場合の表示



VSTART=100、HSTART=160を指定した場合の表示



VSTART=200、HSTART=160を指定した場合の表示



VRAMのデータ構造

(0, 0) 0x00000	(319, 0) 0x0009F	(511, 0) 0x000FF
PLANE 0 Foreground		
(0, 199) 0x0C700	(319, 199) 0x0C79F	(511, 199) 0x0C7FF
(0, 255) 0x0FF00	(319, 255) 0x0FF9F	(511, 255) 0x0FFFF
(0, 0) 0x10000	(319, 0) 0x1009F	(511, 0) 0x100FF
PLANE 1 Background		
(0, 199) 0x1C700	(319, 199) 0x1C79F	(511, 199) 0x1C7FF
(0, 255) 0x1FF00	(319, 255) 0x1FF9F	(511, 255) 0x1FFFF

Foregroundの画素値0の部分のみBackgroundの画素が表示される

Address(x, y) = x / 2 + y * 512 + Base_Address (ただしBase_Addressは0x20000の倍数)
x座標が偶数の点が上位4ビット、奇数の点が下位4ビットに割り当てられる。

2画素(1バイト)のデータ構造

ビット	7	6	5	4	3	2	1	0
割り当て	I	G	R	B	I	G	R	B

端子出力と画素データの対応

端子出力	R			G			B		
	R2	R1	R0	G2	G1	G0	B2	B1	B0
割り当て (v1.0a)	R	I	R	G	I	G	B	I	B
割り当て (v1.01a)	R	R and I	R and I	G	G and I	G and I	B	B and I	B and I

v1.01aのプログラムではForegroundの黒が透明色の黒と不透明色の黒の2種類になるので見かけ上の色数は15色。

コネクタの信号割り当て (信号名先頭の"/"は負論理を表す)

J1 バスインターフェース

No.	信号名	I/O		No.	信号名	I/O	
1	D0	I/O	データ bit0 入出力 (LSB)	2	D1	I/O	データ bit1 入出力
3	D2	I/O	データ bit2 入出力	4	D3	I/O	データ bit3 入出力
5	D4	I/O	データ bit4 入出力	6	D5	I/O	データ bit5 入出力
7	D6	I/O	データ bit6 入出力	8	D7	I/O	データ bit7 入出力 (MSB)
9	GND		GND (0V)	10	GND		GND (0V)
11	A0	I	アドレス bit0 入力 (LSB)	12	A1	I	アドレス bit1 入力
13	A2	I	アドレス bit2 入力	14	A3	I	アドレス bit3 入力
15	A4	I	アドレス bit4 入力	16	A5	I	アドレス bit5 入力
17	A6	I	アドレス bit6 入力	18	A7	I	アドレス bit7 入力
19	GND		GND (0V)	20	GND		GND (0V)
21	A8	I	アドレス bit8 入力	22	A9	I	アドレス bit9 入力
23	A10	I	アドレス bit10 入力	24	A11	I	アドレス bit11 入力
25	A12	I	アドレス bit12 入力	26	A13	I	アドレス bit13 入力
27	A14	I	アドレス bit14 入力	28	A15	I	アドレス bit15 入力
29	GND		GND (0V)	30	GND		GND (0V)
31	A16	I	アドレス bit16 入力	32	/MEMS	I	メモリセレクト入力
33	N.C.		未接続	34	N.C.		未接続
35	N.C.		未接続	36	/WAIT	0	ウェイト要求出力
37	GND		GND (0V)	38	N.C.		未接続
39	GND		GND (0V)	40	/RESET	I	リセット入力
41	GND		GND (0V)	42	/RD	I	リードストロープ入力
43	/WE	I	ライトストロープ入力	44	/CS	I	チップセレクト入力
45	N.C.		未接続	46	N.C.		未接続
47	+5V	I	+5V電源入力	48	+5V	I	+5V電源入力
49	+5V	I	+5V電源入力	50	+5V	I	+5V電源入力

J2 アナログビデオ出力

No.	信号名	I/O		No.	信号名	I/O	
1	COMPOSIT	0	複合ビデオ出力 (75)	2	GND		GND (0V)
3	CHROMA	0	Sビデオ(C信号)出力 (75)	4	GND		GND (0V)
5	LUMA	0	Sビデオ(Y信号)出力 (75)	6	GND		GND (0V)
7	VR1		RV8(10k 半固定抵抗)の1番端子	8	VR2		RV8(10k 半固定抵抗)の2番端子
9	VR3		RV8(10k 半固定抵抗)の3番端子	10	GND		GND (0V)
11	/CSYNC	0	複合同期信号出力 (負極性)	12	CSYNC	0	複合同期信号出力 (正極性)
13	RED	0	R出力 (High-Z)	14	GND		GND (0V)
15	GREEN	0	G出力 (High-Z)	16	GND		GND (0V)
17	BLUE	0	B出力 (High-Z)	18	GND		GND (0V)
19	+5V	0	+5V電源出力	20	+5V	0	+5V電源出力

J3 デジタルビデオ出力

No.	信号名	I/O		No.	信号名	I/O	
1	/VSYNC	0	垂直同期信号出力 (負極性)	2	/HSYNC	0	水平同期信号出力 (負極性)
3	GND		GND (0V)	4	DCLK	0	ドットクロック出力
5	GND		GND (0V)	6	+5V	0	+5V (/DISP OFF)
7	+5V	0	+5V電源出力	8	+30V	0	+30V電源出力
9	GND		GND (0V)	10	R0	0	R bit0出力 (LSB)
11	R1	0	R bit1出力	12	R2	0	R bit2出力 (MSB)
13	G0	0	G bit0出力 (LSB)	14	G1	0	G bit1出力
15	G2	0	G bit2出力 (MSB)	16	B0	0	B bit0出力 (LSB)
17	B1	0	B bit1出力	18	B2	0	B bit2出力 (MSB)
19	VR1		RV7(10k 半固定抵抗)の1、2番端子	20	VR2		RV7(10k 半固定抵抗)の3番端子

J4 CPLD ISP

No.	信号名	I/O		No.	信号名	I/O	
1	TCK	I	JTAG TCK信号入力	2	GND		GND (0V)
3	TDO	0	JTAG TDO信号出力	4	+5V	0	+5V電源出力
5	TMS	I	JTAG TMS信号入力	6	N.C.		未接続
7	N.C.		未接続	8	N.C.		未接続
9	TDI	I	JTAG TDI信号入力	10	GND		GND (0V)

半固定抵抗の調整

部品番号	調整対象	標準値
RV1	ビデオインポートのR信号の入力レベル (typ.714mVp-p)	フルスケールの40%~50%
RV3	ビデオインポートのG信号の入力レベル (typ.714mVp-p)	フルスケールの40%~50%
RV5	ビデオインポートのB信号の入力レベル (typ.714mVp-p)	フルスケールの40%~50%
RV2	アナログRGB出力のR信号の出力レベル	接続対象により異なる
RV4	アナログRGB出力のG信号の出力レベル	接続対象により異なる
RV6	アナログRGB出力のB信号の出力レベル	接続対象により異なる
RV7	LCDのコントラスト調整用に使用可能。基板上では未使用。	接続対象により異なる
RV8	LCDのコントラスト調整用に使用可能。基板上では未使用。	接続対象により異なる

(*)各半固定抵抗は好みの画像が得られるよう適当に調整して下さい。

仕様

実装デバイス	ALTERA CPLD EPM7128STC100-15 x 1		
表示用メモリ	1Mbit (128Kword x 8bit) 15ns SRAM x 1		
メモリ形式	汎用 (ウェイト制御付きSRAM風)		
メモリ幅	8bit		
表示用メモリ幅	8bit		
書き込みバッファ	なし		
動作クロック周波数	28.63636MHz		
ドットクロック周波数	7.15909MHz (動作クロック周波数/4)		
出力フォーマット	CVBS, S, アナログRGB (High-Z), デジタライズRGB(9bit), CSYNC, /CSYNC, /HSYNC, /VSYNC, DCLK		
発色数	256色 (R3G3B2)	16色 (RGB1)	
実画面サイズ	512x256	512x256	
表示画面サイズ	320x240	320x200	320x240 320x200
画面数	1		2
2画面合成表示	----- 常時 (優先順位固定、透明色固定)		
ハードウェアコントロール	X方向2ドット単位、Y方向1ドット単位		X方向4ドット単位、Y方向4ドット単位 Foregroundのみ可

(*)320x240 256色、320x200 256色、320x240 16色、320x200 16色のそれぞれでCPLDのプログラムは異なります。

(*)CPLDには320x200 256色版のプログラムが書き込んであります。

(*)CPLDのプログラムは添付されています。また唯夏川研究所のweb(<http://www.ceres.dti.ne.jp/~ikagawa/>)からダウンロードできます。

(*)CPLDの開発ソフト(書き込み機能を含む)と書き込みケーブルの回路図はAltera社のweb(<http://www.altera.com/>)からダウンロードできますが、それらの使用にはIntel社のあるWindows PCが必要です。

(*)アナログRGB出力は75Ω負荷を駆動できません。75Ω負荷を接続する場合は適切なアンプを挿入して下さい。

(*)デジタルRGB、/HSYNC、/VSYNC、DCLKのタイミング仕様は(株)秋月電子通商で販売されているSHARP製5.5インチカラー液晶モジュールLM32C041用です。

品名	CRTC基板	
設計	唯夏川研究所	
製造	唯夏川研究所	
発行	基板	2002年08月11日初版
	説明書	2002年08月11日初版 2003年12月30日第2版
連絡先	web	http://www.ceres.dti.ne.jp/~ikagawa/
	E-mail	ikagawa@ceres.dti.ne.jp
(*)質問等はできるだけE-mailもしくはwebの掲示板でお願いします。		